

マルチFPGAボードを用いた OFDM無線伝送シミュレータ

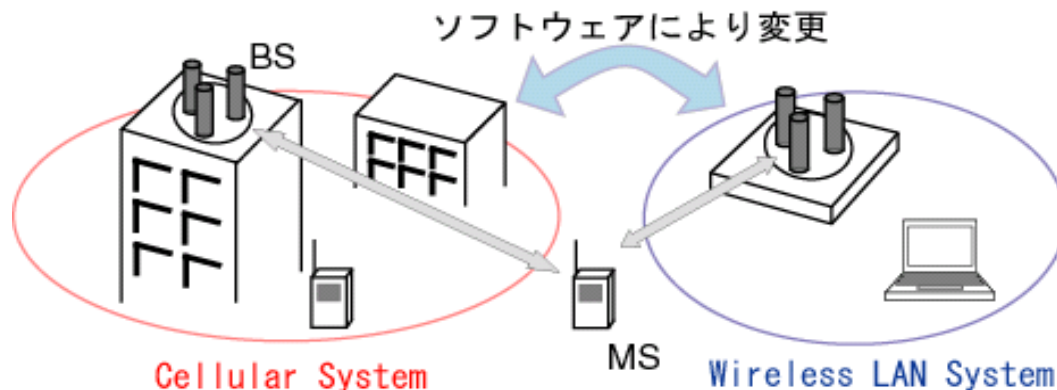
寒河江 佑太, 須山 聡, 鈴木 博, 府川 和彦

東京工業大学

研究背景

1.ソフトウェア無線機

周波数帯・伝送方式などが異なる無線方式に
ソフトウェアを変更することで対応できる無線機



プログラマブル・デバイスによる構成：DSP , FPGA

2.ソフトウェア無線に特化した研究・開発

- DSP, FPGAを用いた研究・開発用プラットフォーム
- 動作可能な高速アルゴリズムの研究・検討
- 移動無線通信用アーキテクチャ(IC)の研究・開発

研究目的

プログラマブル・デバイスの比較

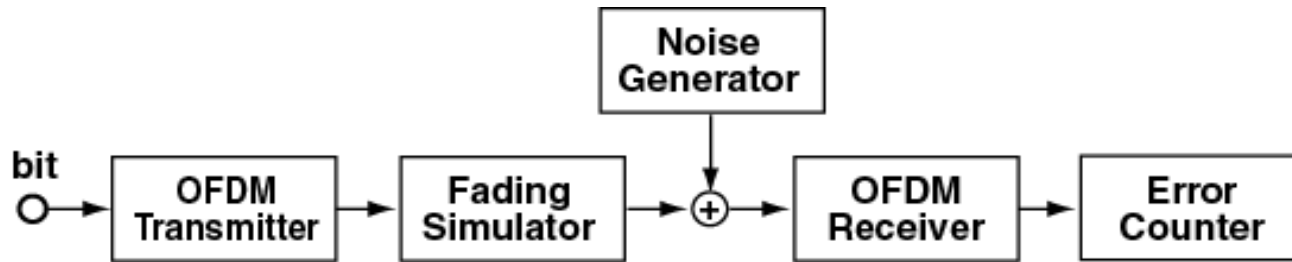
	DSP	FPGA
言語 小数点演算	C言語 , アセンブラ 浮動(固定)小数点	VHDL, Verilog HDL (C言語) 固定(浮動)小数点
動作クロック	TI社 C67 300 MHz C64 1GHz	Xilinx社 Virtex Pro 400MHz (構成により変化)
乗算器 (MAC性能)	2 or 4 (600 MFLOPS, 4 GMAC)	約 500 (200 GMAC)
シミュレータ 性能	数Mbps	数百Mbpsを実現可

FPGAを用いたOFDM伝送用
ハードウェア・シミュレータの構築

OFDM伝送系の構成

システム仕

- 5GHz帯無線LAN(IEEE802.11a)に準ずるパケット伝送システム
- 性能評価のため伝搬路シミュレータ，雑音生成器などを実装

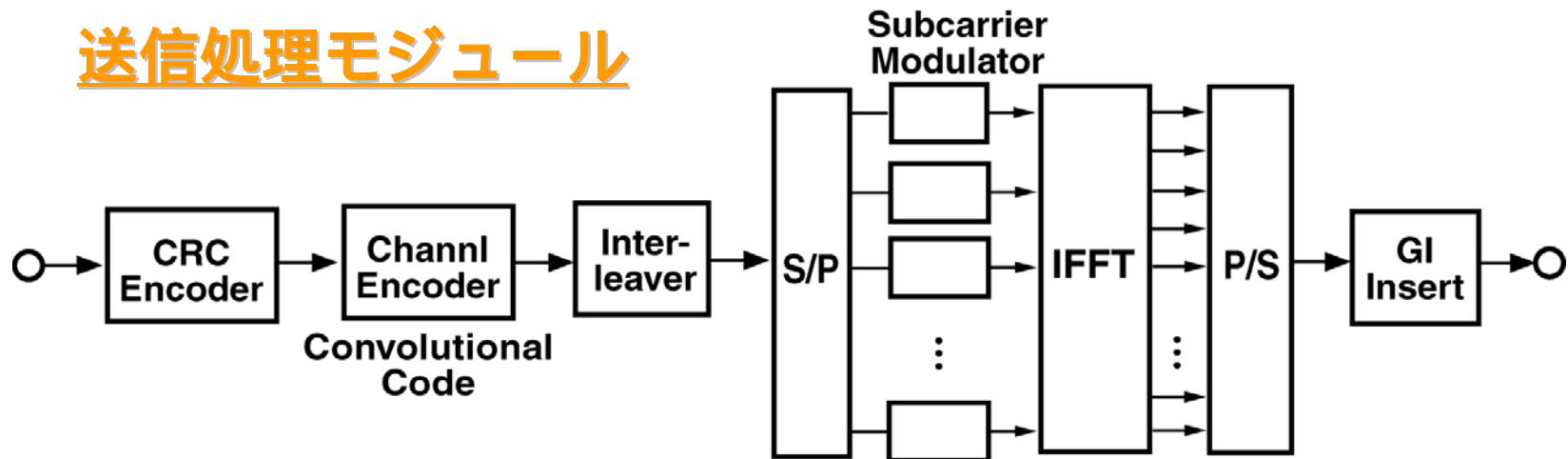


システム諸元

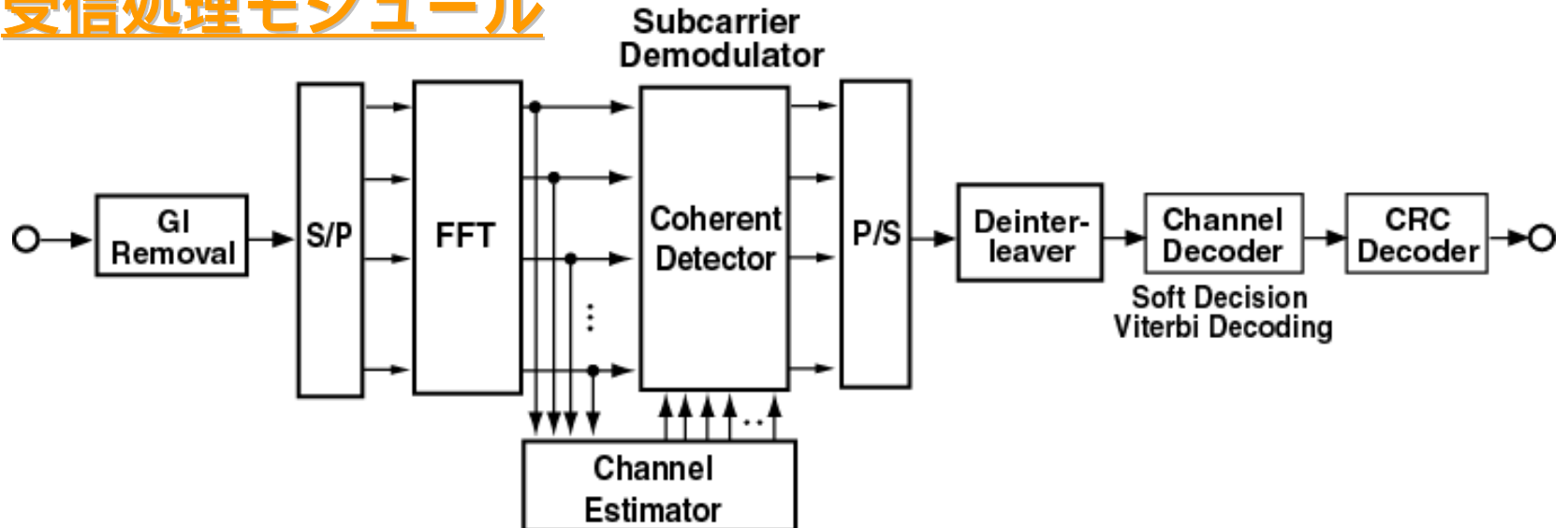
変調方式	QPSK
FFT ポイント数	64
有効キャリア数	52
ガードインターバル長 T_G	16 pt
シンボル周期 T_s	80 pt
誤り訂正	畳み込み符号 (R=1/2, K=7)
復号方法	軟判定ビタビ復号
伝搬路モデル	16 パス指数減衰モデル

OFDM送受信処理部

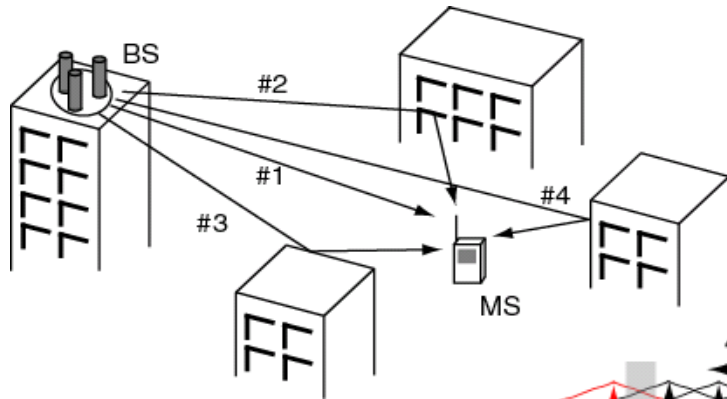
送信処理モジュール



受信処理モジュール

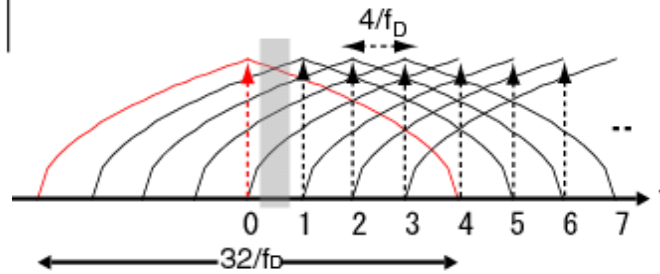


無線伝搬路シミュレータ



- 滑らかなフェージング変動
- 様々なパラメタに対応
変動の速さや遅延波の大きさなど

モデル化



各素波が
ドップラー周波数に応じて
時間間隔で生成と消滅

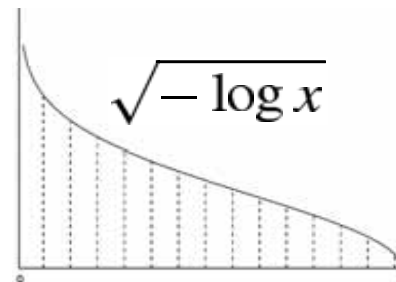
素波(2次元ガウス乱数)の生成 : Box Muller法

$$\sqrt{-\log x_1} \cos(2\pi x_2)$$

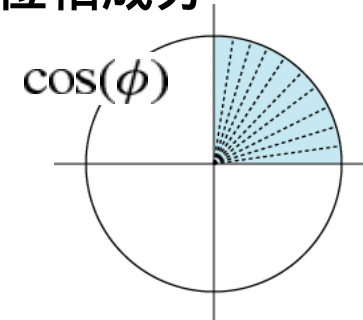
$$\sqrt{-\log x_1} \sin(2\pi x_2)$$

関数 → テーブル

振幅成分



位相成分



ハードウェアの構成

FPGA 6個搭載

Xilinx社 Virtex Pro (XC2VP70)

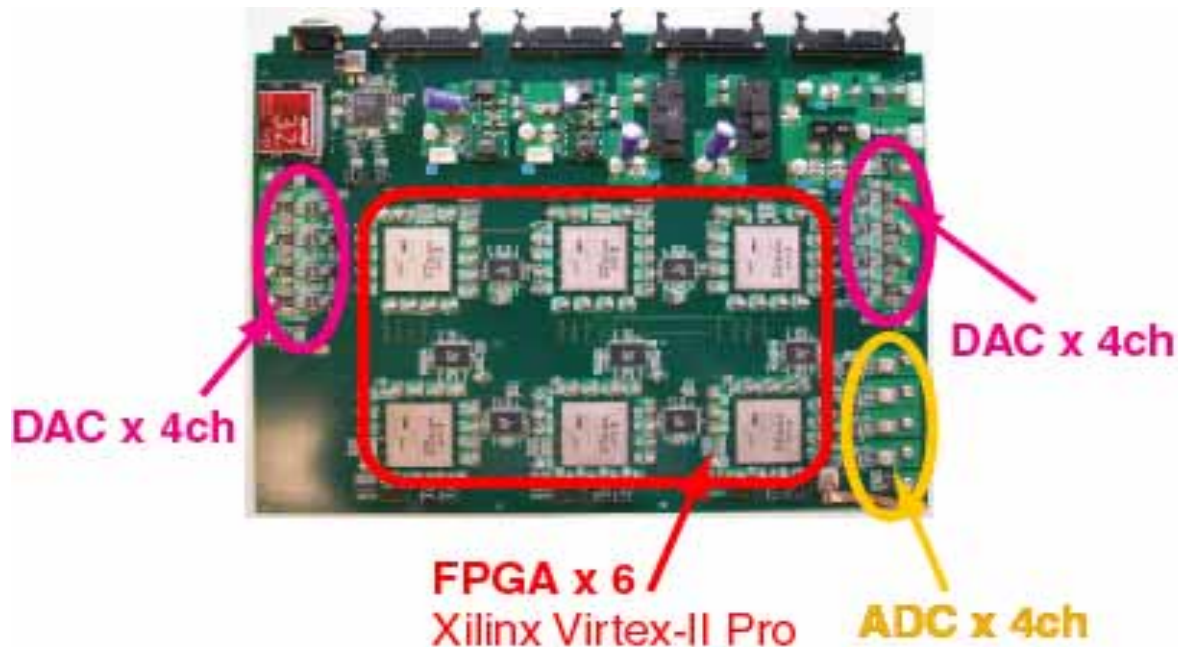
- ✓ 約700万ゲート
- ✓ 328個の乗算器, ブロックRAM
- ✓ PowerPC 405 CPU 2個

A/D モジュール 4個搭載

105MHz, 14bit A/D コンバータ

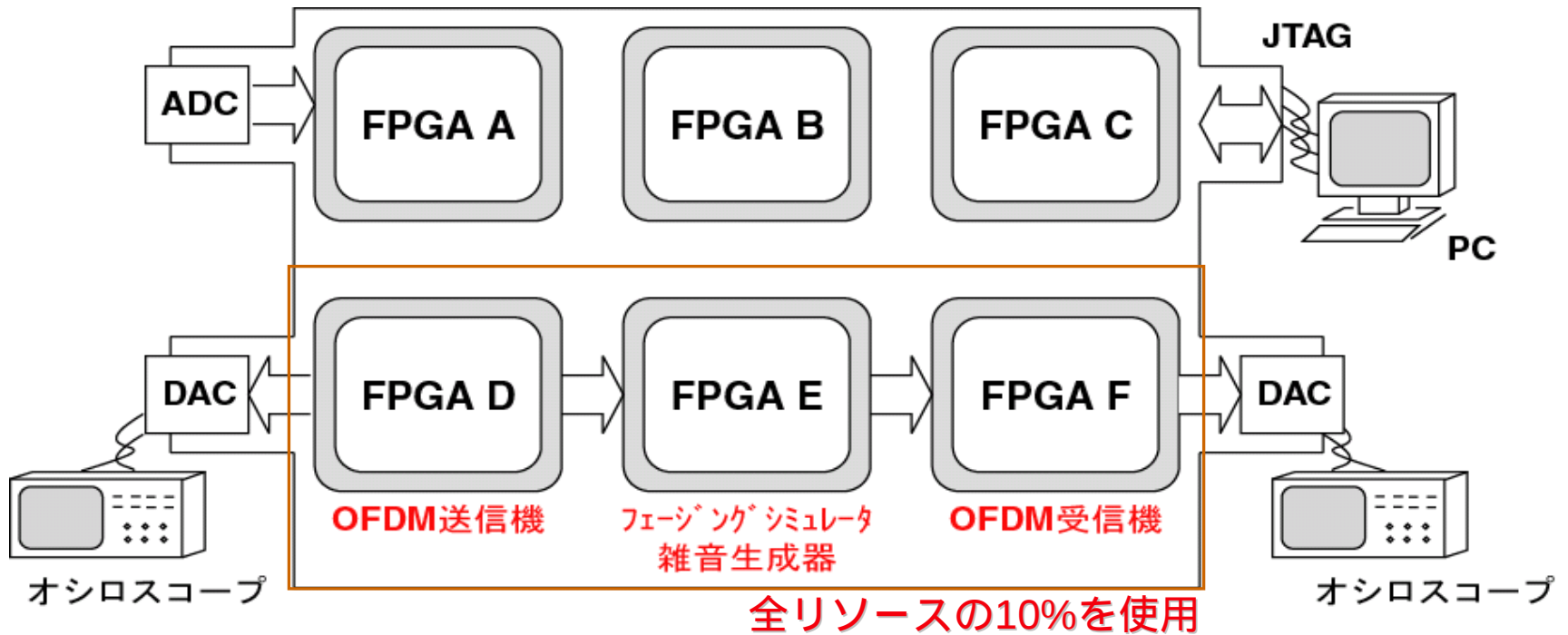
D/A モジュール 8個搭載

160MHz, 14bit D/A コンバータ



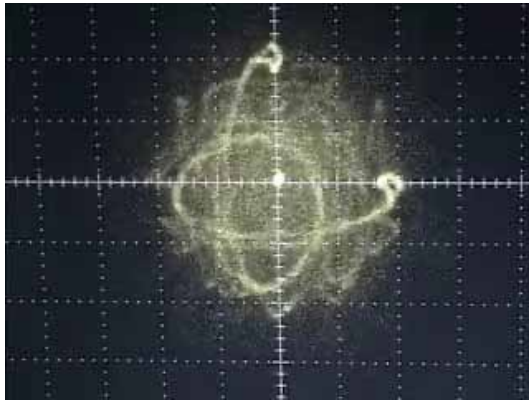
構成モジュールの実装

- 送信処理, 伝搬路シミュレータ, 雑音生成器, 受信処理の各モジュールを3つのFPGAに分割して実装
- ボード全体の約10%程度を使用

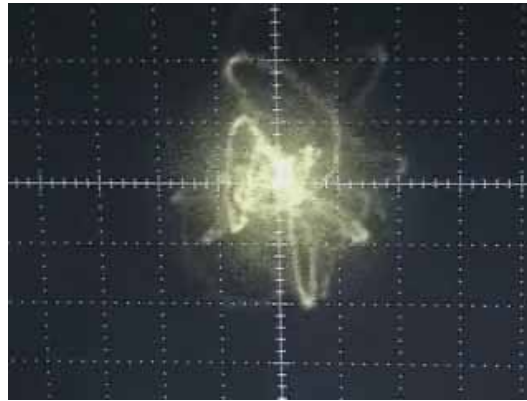


観測された信号

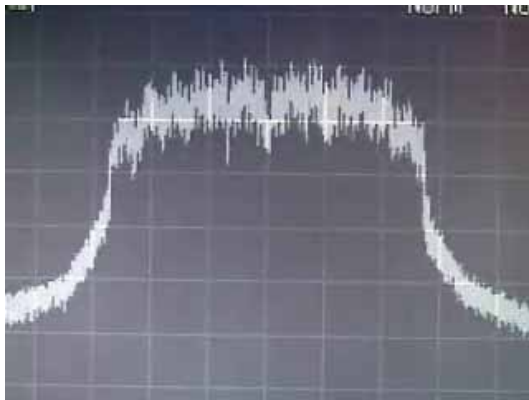
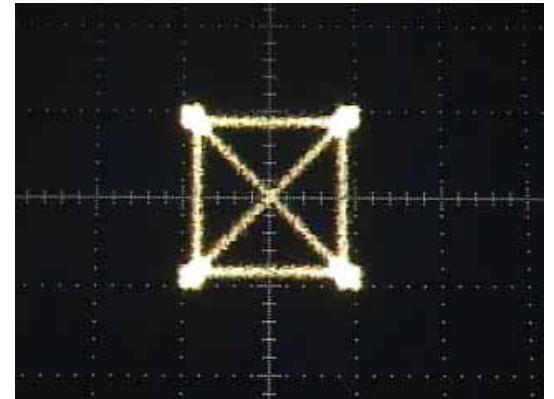
送信信号



受信信号



受信処理後の信号



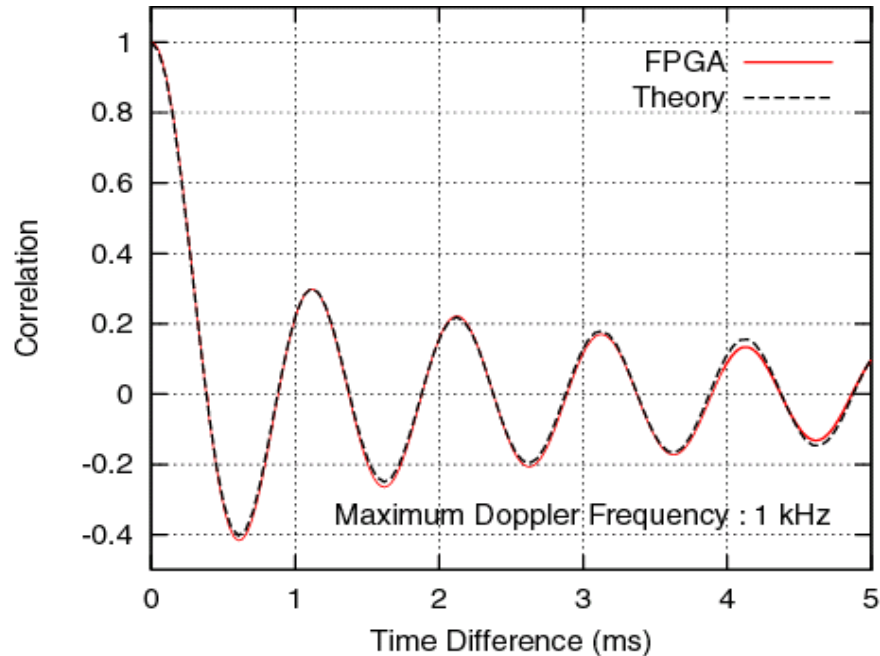
モジュール性能

構成要素	機能・特徴	最大動作速度
送信処理部	QPSK 変調	170 MHz
	64 ポイント IFFT	120 MHz
移動無線伝搬路 シミュレーション部	フェージングモデル ガウス雑音生成	120 MHz
受信処理部	64 ポイント FFT	120 MHz
	同期検波	170 MHz
	軟判定ビタビ復号	115 MHz
最大サンプリング周波数	120 MHz	
最大ビットレート	72 MHz	

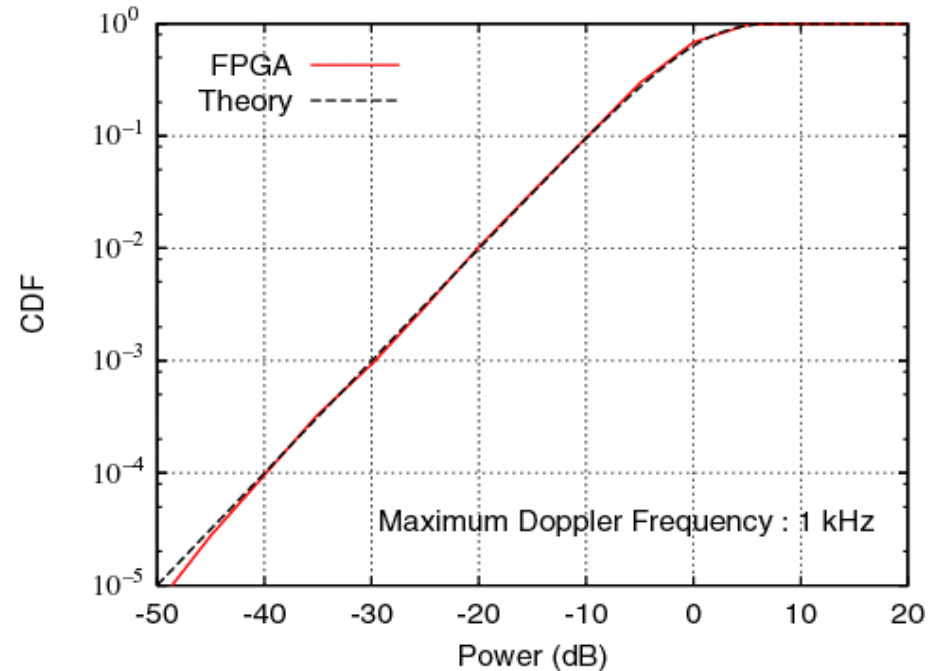
無線LANの6倍の伝送速度を実現

無線伝搬路シミュレータの特性

(a)時間相関

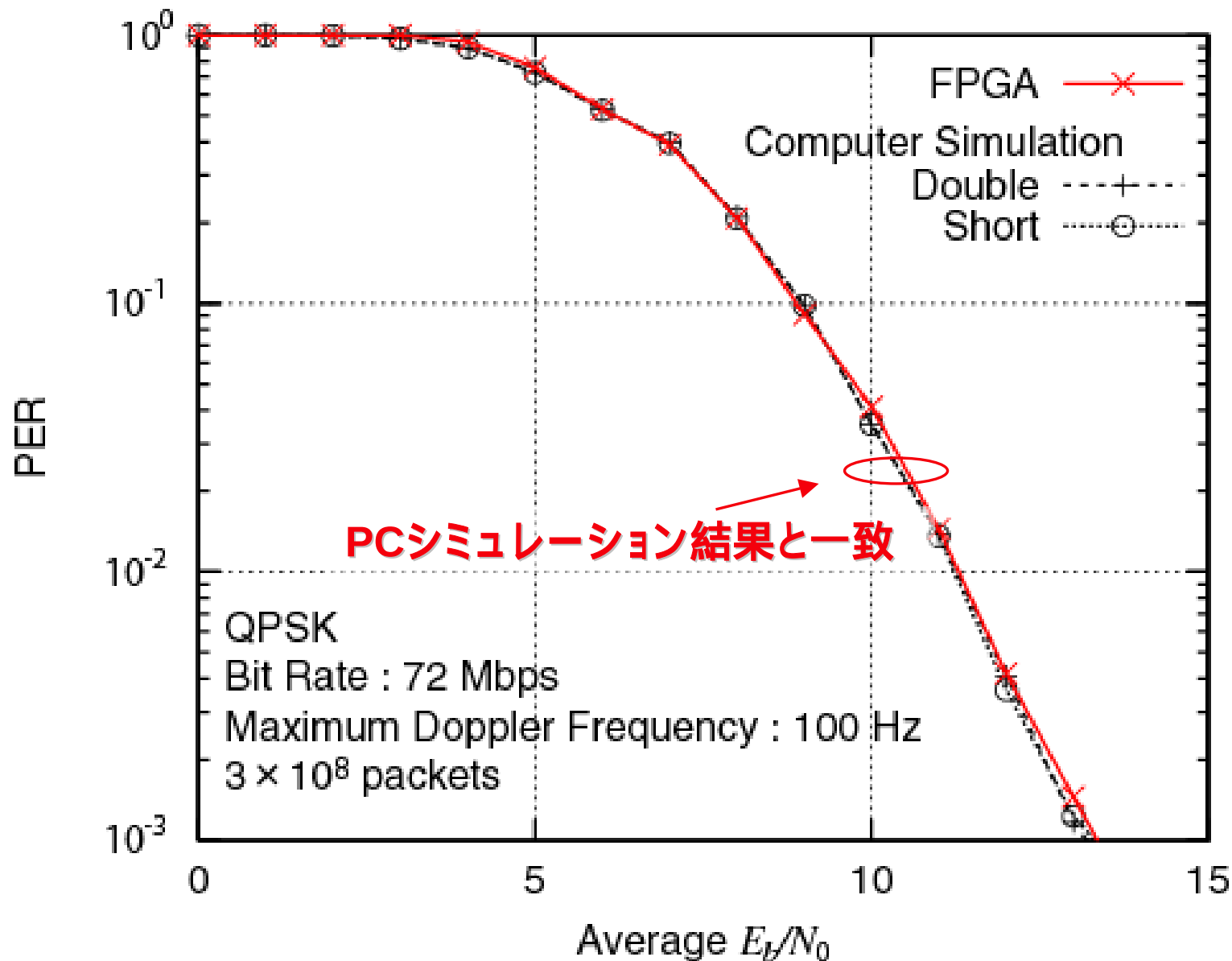


(b)パス電力の累積確率分布



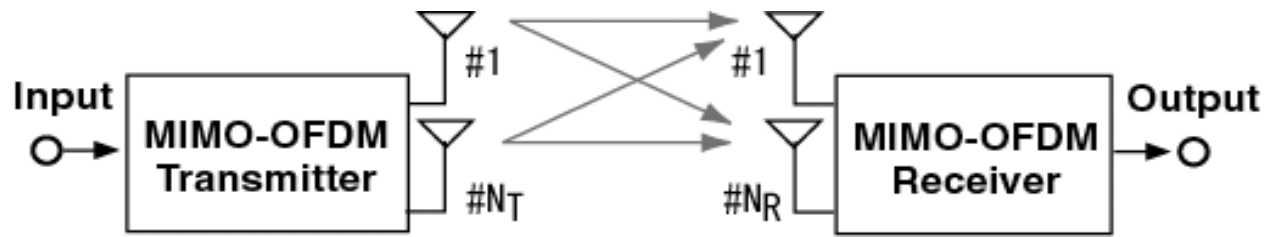
伝搬モデルの統計的な性質を高精度に実現

パケット誤り率特性

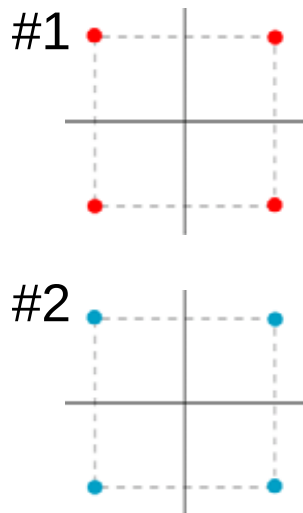


MIMO-OFDMシステム

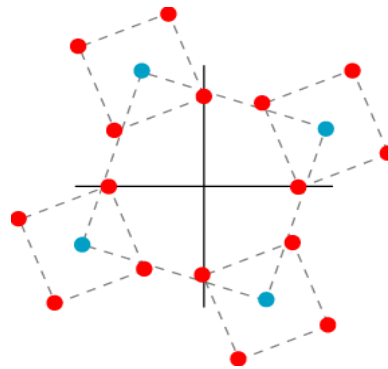
複数のアンテナを利用して通信を行うシステム
同時に異なる信号を送るため、スループットが増大



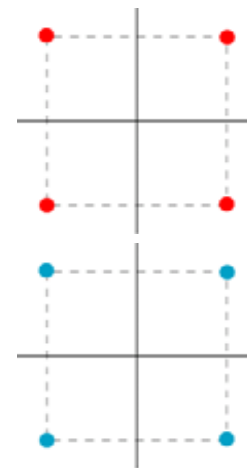
送信信号



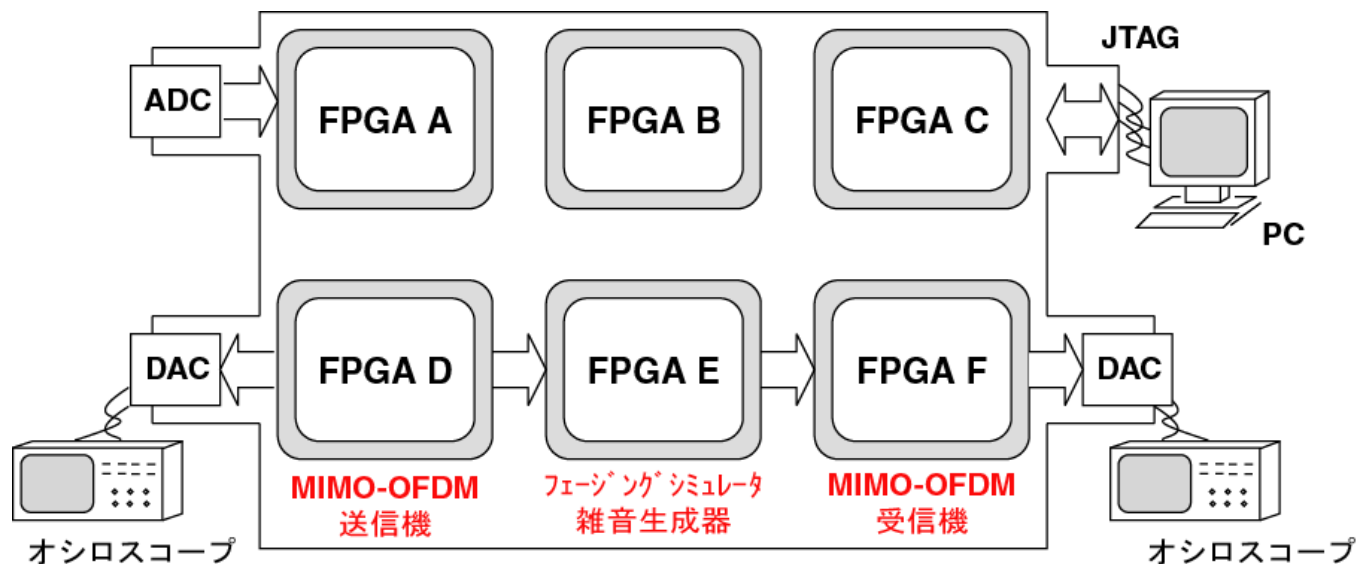
受信信号



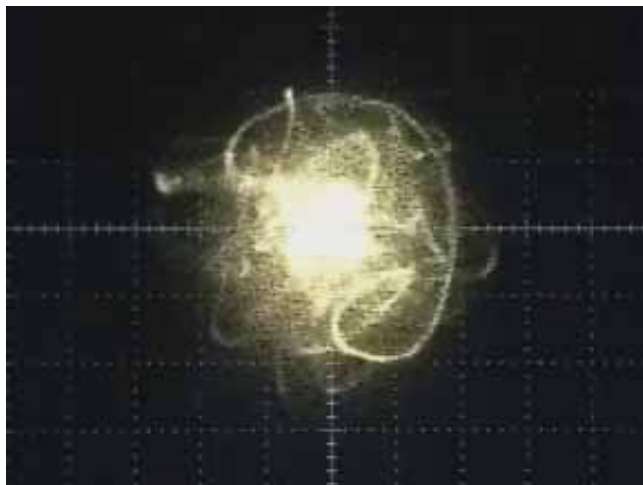
分離



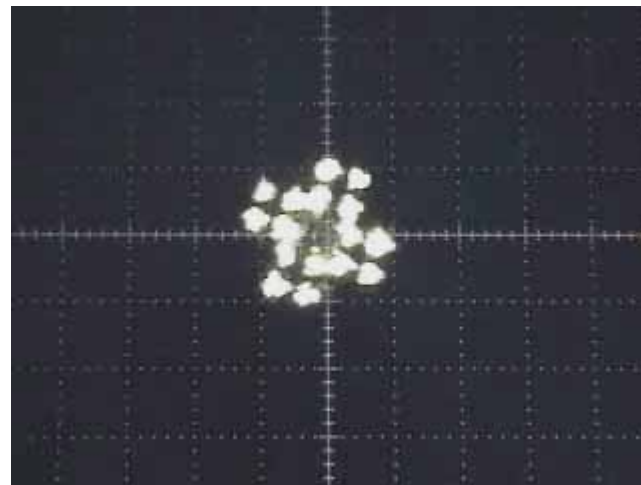
構成モジュールの実装



受信信号



FFT後の受信信号



まとめ

FPGAを用いたOFDM伝送用ハードウェア・シミュレータのハードウェア構成 及び 実装したモジュールについて示した

- 複数のFPGAを用いたハードウェア・シミュレータ
- 無線LANに準拠したOFDM送受信処理モジュール
- 実環境に近い無線伝搬路シミュレーションモジュール

構築したシミュレータの性能を明らかにした

- 約10%のリソース , 72Mbpsの伝送速度を実現
- 伝搬モデルの統計的性質を実現
- パケット誤り率特性がPCシミュレーション結果と一致

今後の予定

- MIMO-OFDM伝送系での特性取得
- ターボ等化技術の実装